

---

(19) **KOREAN INTELLECTUAL PROPERTY OFFICE**

---

**KOREAN PATENT ABSTRACTS**

(11)Publication number: **1020020031683**  
(43)Date of publication of application: **03.05.2002**  
**A**

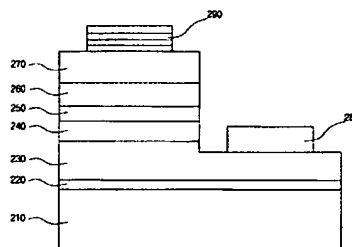
---

(21)Application number:	<b>1020000062312</b>	(71)Applicant:	<b>LG INNOTECH CO., LTD.</b>
(22)Date of filing:	<b>23.10.2000</b>	(72)Inventor:	<b>YOON, DU HYEOP</b>
(51)Int. Cl.	<b>H01L 33/00</b>		

---

**(54) NITRIDE SEMICONDUCTOR LED AND MANUFACTURING METHOD THEREOF****(57) Abstract:**

**PURPOSE:** A nitride semiconductor LED(Light Emitting Diode) is provided to prevent voltage losses between a P-type crystalline growth layer and an electrode and to increase a light emitting efficiency by forming a P-type electrode having a quadruple-layer structure. **CONSTITUTION:** A nitride semiconductor LED comprises a sapphire substrate (210), a GaN buffer layer(220), an N-type GaN contact layer(230), an N-type AlGaIn clad layer (240), an InGaIn activation layer(250), a P-type AlGaIn clad layer(260) and a P-type GaN contact layer(270). The nitride semiconductor LED further includes an N-type ohmic contact electrode(280) and a P-type ohmic contact electrode(290). The N-type ohmic contact electrode(280) is formed on the N-type GaN contact layer(230) using Ti/Al. The P-type ohmic contact electrode(290) having a quadruple layer structure composed of Ni(Cr), AuZn(Mg), Pt(Ag,Au)Ox and Au is formed on the P-type GaN contact layer(270).



copyright KIPO 2002

**Legal Status**

Date of request for an examination (20001023)

Notification date of refusal decision (00000000)

Final disposal of an application (rejection)

Date of final disposal of an application (20030114)

Patent registration number ( )

Date of registration (00000000)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

# (19) 대한민국특허청 (KR) (12) 공개특허공보 (A)

(51) . Int. Cl. <sup>7</sup>  
H01L 33/00

(11) 공개번호 특2002 - 0031683  
(43) 공개일자 2002년05월03일

(21) 출원번호 10 - 2000 - 0062312  
(22) 출원일자 2000년10월23일

(71) 출원인 엘지이노텍 주식회사  
송재인  
서울 강남구 역삼동 736 - 1번지

(72) 발명자 윤두협  
광주광역시 광산구 월계동 일신아파트 102동 1208호

(74) 대리인 허용록

심사청구 : 있음

## (54) 질화물 반도체 발광소자 및 그 제조방법

### 요약

본 발명에 따른 질화물 반도체 발광소자는, 사파이어 기판, GaN buffer 층, n - GaN contact 층, n - AlGaIn clad 층, InGaIn 활성층, p - AlGaIn clad 층 및 p - GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼에 있어서, n - GaN contact 층 위에 Ti/Al을 이용한 n - type ohmic contact 전극이 형성되어 있으며, p - GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층 구조의 전극을 이용한 p - type ohmic contact 전극이 형성되어 있다.

또한, 본 발명에 따른 질화물 반도체 발광소자의 제조방법은, 사파이어 기판, GaN buffer 층, n - GaN contact 층, n - AlGaIn clad 층, InGaIn 활성층, p - AlGaIn clad 층 및 p - GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼를 형성하는 단계와; p - GaN contact 층 결정 성장 표면에 스트라이프 형태의 마스크 패턴을 형성하고, p - GaN 양쪽 측면 부위를 n - GaN contact 층이 드러나는 위치까지 드라이 에칭시켜, n - GaN contact 층 위에 Ti/Al을 이용한 n - type ohmic contact 전극을 형성시키는 단계; 및 p - GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 형성시키는 단계를 포함한다.

대표도  
도 2

명세서

도면의 간단한 설명

도 1은 일반적인 질화물 반도체 발광소자의 구성을 개략적으로 나타낸 도면.

도 2는 본 발명에 따른 질화물 반도체 발광소자의 구성을 개략적으로 나타낸 도면.

도 3은 본 발명에 따른 질화물 반도체 발광소자의 제조과정을 나타낸 순서도.

도 4는 본 발명에 따른 질화물 반도체 발광소자에 대하여 열처리가 수행되지 않은 상태에서의 전류-전압 특성을 나타낸 특성도.

도 5는 본 발명에 따른 질화물 반도체 발광소자에 대하여 열처리가 수행된 상태에서의 전류-전압 특성을 나타낸 특성도.

< 도면의 주요 부분에 대한 부호의 설명 >

110, 210... 기판 120, 220... GaN buffer 층

130, 230... n - GaN contact 층 140, 240... n - AlGaIn clad 층

150, 250... InGaIn 활성층 160, 260... p - AlGaIn clad 층

170, 270... p - GaN contact 층 180, 280... n - type 전극

190... p - type 전극 290... p - type 4중 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 질화물 반도체 발광소자에 관한 것으로서, 특히 P형 질화물 반도체 결정 성장 층 위에 P형 음 접촉(Ohmic contact) 전류 전압 특성을 얻을 수 있는 전극재료를 형성함으로써, P형 결정 성장 층과 전극 사이에 발생하는 전압 소모(Voltage Drop)를 방지하여 반도체 소자의 구동전압을 낮추고, 반도체 소자의 발광효율을 높일 수 있는 질화물 반도체 발광소자 및 그 제조방법에 관한 것이다.

질화물 반도체(GaN) 발광소자는 청색 발광 다이오드(LED), 청색 레이저 다이오드(LD) 또는 태양 전지 등의 재료로서 최근 크게 주목받고 있다. 그 중 기존의 800~830nm 파장 영역의 AlGaAs LED 및 LD에 대해 400nm 파장 대의 단 파장 청색 발광 다이오드는 정보 기록밀도를 4배 이상 증가시키는 것이 가능해짐으로써, CD 1장에 영화 1편을 기록할 수 있는 DVD(Digital Video Disc) 시대의 도래를 예고하고 있다. 특히, 빨강, 녹색 및 청색 LED에 의한 천연색(full-color) 디스플레이 영역의 시장은 실로 방대하다고 하겠다.

한편, 도 1은 일반적인 질화물 반도체 발광소자의 구성을 개략적으로 나타낸 도면이다.

도 1을 참조하면, 일반적인 질화물 반도체 발광소자는 사파이어 기판(110) 위에 MOCVD(유기 액상 결정 성장법)를 사용하여 GaN - buffer 층(120)과, n - GaN contact 층(130)과, n - AlGaIn clad 층(140)과, InGaIn 활성층(150)과, p - AlGaIn clad 층(160) 및 p - GaN contact 층(170) 등이 순차적으로 결정 성장된 이중 접합 구조(Double - Hetero)를 가지고 있다.

여기서, 상기 n - GaN contact 층(130) 위에는 Ti/Al을 사용하여 n - type 전극(180)이 형성되어 있으며, 상기 p - GaN contact 층(170) 위에는 Ni/Au를 이용하여 p - type 전극(190)이 형성되어 있다.

그리고, 최종적으로는 각각의 전극을 wire bonding하여 열 방출용 스템(stem)을 접촉시켜 질화물 반도체 발광소자를 제작하여, 전극 부분의 전류 유입에 의하여 소자를 구동시키게 된다.

그런데, 도 1과 같은 질화물 반도체 발광소자에 있어서, p - type GaN 결정 성장 층을 만들기 위하여 마그네슘(magnesium)을 도핑(doping)시킨 Mg:GaN 결정 성장 막과 메탈 전극사이에는 서로 다른 밴드 갭(band gap) 크기에서 발생하는 Band - gap offset이 존재하며, 이로 인하여 GaN 소자에 소자 동작을 위하여 전류를 유입시킬 경우, P형 GaN 결정 성장 막과 메탈 전극 사이에는 큰 전압 소모(Voltage - drop)가 일어난다.

이에 따라, P형 GaN 결정 성장 막과 메탈 전극 사이에 발생하는 전압 소모는 결국 발광소자의 구동 전압을 높여 GaN 발광소자의 발광 효율을 낮출 뿐만 아니라, 발광소자의 동작 수명(life time)이 줄어들게 되는 단점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기의 여건을 감안하여 창출된 것으로서, P형 질화물 반도체 결정 성장 층 위에 P형 음 접촉 전류 전압 특성을 얻을 수 있는 전극재료를 형성함으로써, P형 결정 성장 층과 전극 사이에 발생하는 전압 소모를 방지하여 반도체 소자의 구동전압을 낮추고, 반도체 소자의 발광효율을 높일 수 있는 질화물 반도체 발광소자 및 그 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위하여 본 발명에 따른 질화물 반도체 발광소자는,

사파이어 기판, GaN buffer 층, n - GaN contact 층, n - AlGaIn clad 층, InGaIn 활성층, p - AlGaIn clad 층 및 p - GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼에 있어서,

상기 n - GaN contact 층 위에 Ti/Al을 이용한 n - type ohmic contact 전극이 형성되어 있으며,

상기 p - GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 이용한 p - type ohmic contact 전극이 형성된 점에 그 특징이 있다.

여기서, 상기 p - GaN contact 층 위에 형성되는 4중 층 구조의 전극에 있어, 각 층의 두께는 Ni : 200Å, AuZn : 200~300Å, Pt(Ag, Au)Ox : 500Å 및 Au : 400~500Å의 두께로 형성되는 점에 그 특징이 있다.

또한, 상기의 목적을 달성하기 위하여 본 발명에 따른 질화물 반도체 발광소자의 제조방법은,

(a) 사파이어 기판, GaN buffer 층, n - GaN contact 층, n - AlGaIn clad 층, InGaIn 활성층, p - AlGaIn clad 층 및 p - GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼를 형성하는 단계와;

(b) 상기 p - GaN contact 층 결정 성장 표면에 스트라이프(stripe) 형태의 마스크 패턴(mask pattern)을 형성하고, 상기 p - GaN 양쪽 측면 부위를 상기 n - GaN contact 층이 드러나는 위치까지 드라이 에칭(dry - etching)시켜, 상기 n - GaN contact 층 위에 Ti/Al을 이용한 n - type ohmic contact 전극을 형성시키는 단계; 및

(c) 상기 p - GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 형성시키는 단계를 포함하는 점에 그 특징이 있다.

여기서 상기 단계 (c) 이후에,

불활성 가스 분위기에서 열처리(annealing)를 수행하여, p - 형 전극 간의 합금화를 통한 p - type ohmic contact 전극을 형성시키는 단계를 더 구비하는 점에 그 특징이 있다.

또한, 상기 불활성 가스 분위기에서의 열처리 조건은, 600℃에서 10분간 열처리가 수행되는 점에 그 특징이 있다.

이와 같은 본 발명에 의하면, P형 질화물 반도체 결정 성장 층 위에 P형 음 접촉 전류 전압 특성을 얻을 수 있는 전극재료를 형성함으로써, P형 결정 성장 층과 전극 사이에 발생하는 전압 소모를 방지하여 반도체 소자의 구동전압을 낮추고, 반도체 소자의 발광효율을 높일 수 있는 장점이 있다.

이하 첨부된 도면을 참조하면서 본 발명에 따른 실시 예를 상세히 설명한다.

도 2는 본 발명에 따른 질화물 반도체 발광소자의 구성을 개략적으로 나타낸 도면이다.

도 2를 참조하면, 본 발명에 따른 질화물 반도체 발광소자는 사파이어 기판(210), 200Å 두께의 GaN buffer 층(220), Si 도핑된 4μm 두께의 n - GaN contact 층(230), Si 도핑된 0.1μm 두께의 n - AlGaIn clad 층(240), Zn 및 Si가 함께 도핑된 500Å 두께의 InGaIn 활성층(250), p - AlGaIn clad 층(260) 및 Mg 도핑된 0.5μm 두께의 p - GaN contact 층(270)이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼에 있어서, 상기 n - GaN contact 층(230) 위에 Ti/Al을 이용한 n - type ohmic contact 전극(280)이 형성되어 있으며, 상기 p - GaN contact 층(270) 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 이용한 p - type ohmic contact 전극(290)이 형성된다.

여기서, 상기 p - GaN contact 층(270) 위에 형성되는 4중 층 구조의 전극(290)에 있어, 각 층의 두께는 Ni : 200Å, AuZn : 200~300Å, Pt(Ag, Au)Ox : 500Å 및 Au : 400~500Å의 두께로 형성된다.

그러면, 이와 같은 구성을 갖는 질화물 반도체 발광소자의 제조과정을 도 3을 참조하여 설명해 보기로 한다. 도 3은 본 발명에 따른 질화물 반도체 발광소자의 제조과정을 나타낸 순서도이다.

먼저, 일반적인 질화물 반도체 발광소자용 웨이퍼의 제조방법을 이용하여 사파이어 기판(도 2의 210 참조), GaN buffer 층(220), n - GaN contact 층(230), n - AlGaIn clad 층(240), InGaIn 활성층(250), p - AlGaIn clad 층(260) 및 p - GaN contact 층(270)이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼를 형성한다(단계 301).

그리고, 상기 p - GaN contact 층(270) 결정 성장 표면에 스트라이프 형태의 마스크 패턴을 형성하고, 상기 p - GaN contact 층(270)의 양쪽 측면 부위를 상기 n - GaN contact 층(230)이 드러나는 위치까지 드라이 에칭시켜, 상기 n - GaN contact 층(230) 위에 Ti/Al을 이용한 n - type ohmic contact 전극(280)을 형성한다(단계 302).

또한, 상기 p - GaN contact 층(270) 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층 구조의 전극(290)을 형성한다(단계 303).

그리고, 상기 단계 303에서 4중 층 구조의 전극을 형성한 후에, 불활성 가스 분위기에서 열처리를 수행하여, p - 형 전극 간의 합금화를 통한 p - type ohmic contact 전극(290)을 형성한다(단계 304). 이때, 상기 불활성 가스 분위기에서의 열처리 조건은, 그 한 실시 예로서 600℃에서 10분간 열처리가 수행된다.

이와 같은 열처리 과정을 통하여 변화되는 질화물 반도체 발광 소자의 전류-전압 특성은 도 4 및 도 5와 같다. 도 4는 본 발명에 따른 질화물 반도체 발광소자에 대하여 열처리가 수행되지 않은 상태에서의 전류-전압 특성을 나타낸 특성도이고, 도 5는 본 발명에 따른 질화물 반도체 발광소자에 대하여 열처리가 수행된 상태에서의 전류-전압 특성을 나타낸 특성도이다.

도 4 및 도 5를 참조하면, 열처리 수행 전의 전류-전압 특성 곡선인 도 4에서는 쇼츠키(schottky) 특성을 보이고 있으나, 600℃에서 10분간 열처리된 후에는 도 5에서 보는 바와 같이 리니어한 전류-전압 특성 곡선을 보이는 ohmic 특성을 나타낸다.

본 발명의 실시 예에서는 p-GaN contact 층(270)과의 contact metal로서 Ni 및 Cr을 사용하여, 메탈 증착 후 열처리 과정 시 메탈과 p-GaN 결정 성장 층 사이의 경계면 반응(interface reaction)을 이용하여 포텐셜 배리어(potential barrier)를 낮추었다.

즉, 메탈과 GaN의 중간 값의 bandgap을 가지게 될 메탈과 GaN의 합성물(compound)의 생성에 의하여 포텐셜 배리어를 낮추는 효과를 이용하였다. 이와 같이, Ni 및 Cr-based metal을 첫번째 층 메탈(first layer metal)로서 사용하였다.

한편, 두번째 층 메탈(second layer metal)로서는 p-type dopants인 Zn 및 Mg 등과 Au의 합금(AuZn, AuMg)을 이용하여 GaN과 메탈 사이의 경계면(interface)의 정공 농도(hole concentration)를 높임으로서 전류 유입 시, 경계면에서의 current tunnelling 확률을 높임으로서 ohmic contact을 얻는 효과를 유도하였다.

그리고, 세번째 층 메탈(third layer metal)로서는 Pt[Au, Ag]Ox를 사용하였는데, 이는 메탈 증착 후 GaN 표면과 메탈 층간의 접착도(adhesion)를 향상시키기 위한 열처리 공정 시, 상당히 낮은 용점을 가지고 있는 p-type 불순물인 Zn가 증발되는 것을 방지함은 물론 wire-bonding용 메탈인 Au와의 접촉 특성도 개선하는 이중 효과를 기대할 수 있다.

마지막으로 최 외각 상층부는 메탈 증착 후, wire bonding 시의 공정효율을 증대시키고자 Au를 wire bonding 용 메탈로서 사용한 4중 메탈 시스템인 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au] 전극 구조를 사용하였다.

한편, 이와 같이 열처리가 수행된 웨이퍼는 발광소자로서 각각의 전극 부분에 금선으로 100μm 지름의 wire-bonding 용 ball을 만들어 wire-bonding함으로써, 최종적인 질화물 반도체 발광소자를 제작한다(단계 305).

#### 발명의 효과

이상의 설명에서와 같이 본 발명에 따른 질화물 반도체 발광소자 및 그 제조방법에 의하면, P형 질화물 반도체 결정 성장 층 위에 P형 음 접촉 전류 전압 특성을 얻을 수 있는 전극재료를 형성함으로써, P형 결정 성장 층과 전극 사이에 발생하는 전압 소모를 방지하여 반도체 소자의 구동전압을 낮추고, 반도체 소자의 발광효율을 높일 수 있는 장점이 있다.

#### (57) 청구의 범위

##### 청구항 1.

사파이어 기판, GaN buffer 층, n-GaN contact 층, n-AlGaIn clad 층, InGaIn 활성층, p-AlGaIn clad 층 및 p-GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼에 있어서,

상기 n-GaN contact 층 위에 Ti/Al을 이용한 n-type ohmic contact 전극이 형성되어 있으며,

상기 p-GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 이용한 p-type ohmic contact 전극이 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

## 청구항 2.

제 1항에 있어서,

상기 p - GaN contact 층 위에 형성되는 4중 층 구조의 전극에 있어, 각 층의 두께는 Ni : 200 Å, AuZn : 200~300 Å, Pt(Ag, Au)Ox : 500 Å 및 Au : 400~500 Å의 두께로 형성되는 것을 특징으로 하는 질화물 반도체 발광소자.

## 청구항 3.

(a) 사파이어 기판, GaN buffer 층, n - GaN contact 층, n - AlGaIn clad 층, InGaIn 활성층, p - AlGaIn clad 층 및 p - GaN contact 층이 적층 결정 성장된 질화물 반도체 발광소자용 웨이퍼를 형성하는 단계와;

(b) 상기 p - GaN contact 층 결정 성장 표면에 스트라이프(stripe) 형태의 마스크 패턴(mask pattern)을 형성하고, 상기 p - GaN 양쪽 측면 부위를 상기 n - GaN contact 층이 드러나는 위치까지 드라이 에칭(dry - etching)시켜, 상기 n - GaN contact 층 위에 Ti/Al을 이용한 n - type ohmic contact 전극을 형성시키는 단계; 및

(c) 상기 p - GaN contact 층 위에는 [Ni(Cr)/AuZn(Mg)/Pt(Ag, Au)Ox/Au]의 4중 층(quadruple layer) 구조의 전극을 형성시키는 단계를 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

## 청구항 4.

제 3항에 있어서,

상기 단계 (c) 이후에,

불활성 가스 분위기에서 열처리(annealing)를 수행하여, p - 형 전극 간의 합금화를 통한 p - type ohmic contact 전극을 형성시키는 단계를 더 구비하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

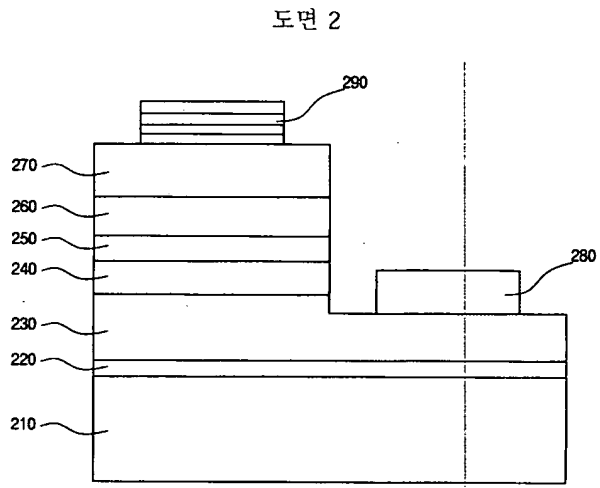
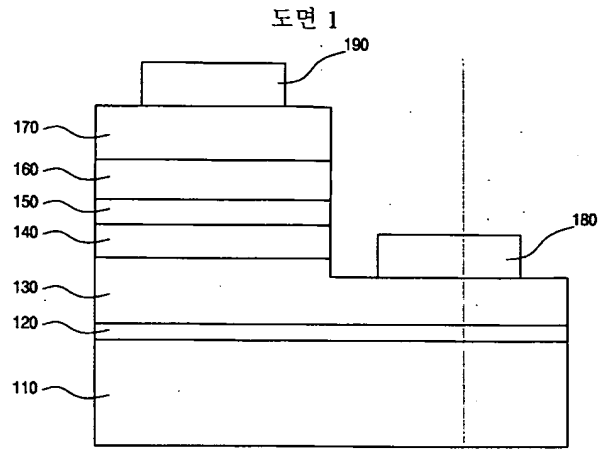
## 청구항 5.

제 4항에 있어서,

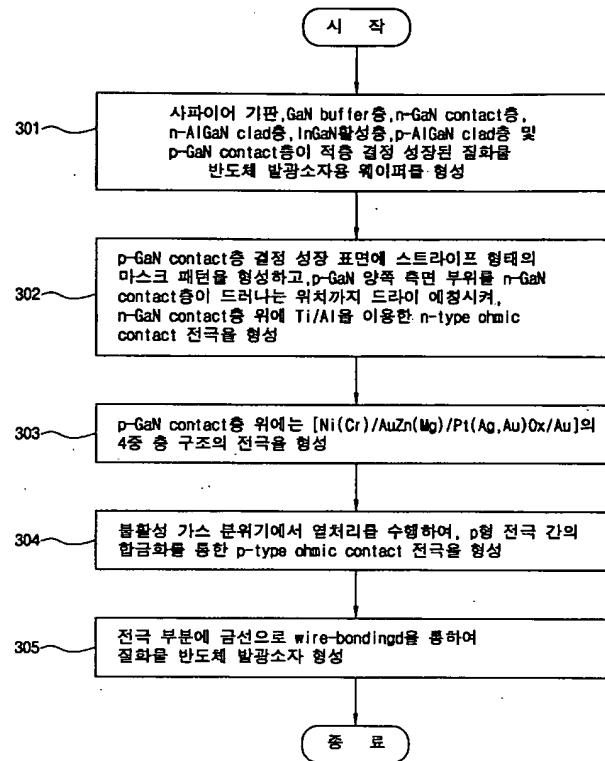
상기 불활성 가스 분위기에서의 열처리 조건은, 600℃에서 10분간 열처리가 수행되는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.



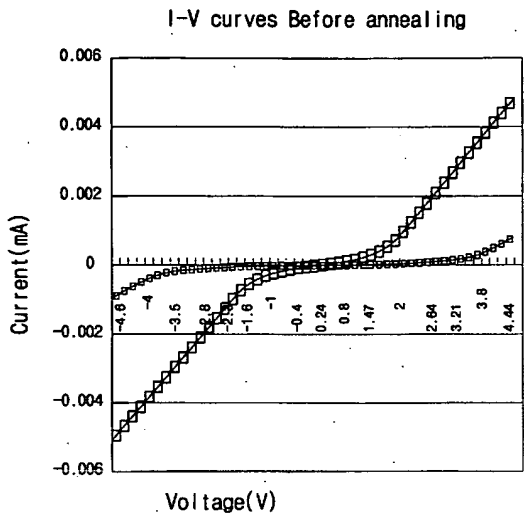
도면



도면 3



도면 4



도면 5

